

DERWENT-ACC-NO: 1995-287596

DERWENT-WEEK: 199538

COPYRIGHT 2005 DERWENT INFORMATION LTD

TITLE: Solid state image pick=up which outputs CCD  
signal  
intermittently - has additional circuit in  
front stage of  
optical black clamping circuit adding a  
difference in  
level correction signal to output signal of CCD  
device  
NoAbstract

PATENT-ASSIGNEE: NEC CORP[NIDE]

PRIORITY-DATA: 1993JP-0326787 (December 24, 1993)

PATENT-FAMILY:

PUB-NO	PUB-DATE	LANGUAGE
PAGES MAIN-IPC		
JP 07184128 A	July 21, 1995	N/A
004 H04N 005/335		

APPLICATION-DATA:

PUB-NO	APPL-DESCRIPTOR	APPL-NO
APPL-DATE		
JP 07184128A	N/A	1993JP-0326787
December 24, 1993		

INT-CL (IPC): H04N005/16, H04N005/335

ABSTRACTED-PUB-NO:

EQUIVALENT-ABSTRACTS:

TITLE-TERMS: SOLID STATE IMAGE PICK=UP OUTPUT CCD SIGNAL INTERMITTENT  
ADD

CIRCUIT FRONT STAGE OPTICAL BLACK CLAMP CIRCUIT ADD  
DIFFER LEVEL

CORRECT SIGNAL OUTPUT SIGNAL CCD DEVICE NOABSTRACT

DERWENT-CLASS: W04

EPI-CODES: W04-M01B5; W04-M01B7; W04-M01D6; W04-P01K;

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-184128

(49) 公開日 平成7年(1995)7月21日

(51) Int.Cl.<sup>6</sup>

H04N 5/335

5/16

識別記号

R

C

片内整理番号

F I

技術表示箇所

審査請求 有 請求項の数 2 O L (全 4 頁)

(21) 出願番号 特願平5-326787

(22) 出願日 平成5年(1993)12月24日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 石橋 修

東京都港区芝五丁目7番1号 日本電気株式会社内

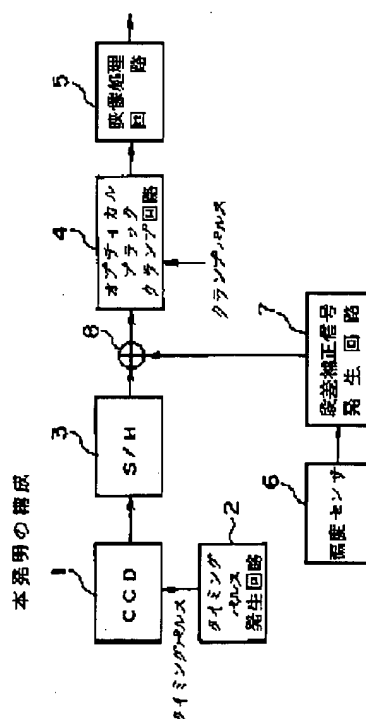
(74) 代理人 弁理士 京本 直樹 (外2名)

(54) 【発明の名称】 固体撮像装置

(57) 【要約】

【構成】 CCD 1 の温度特性に相当する特性をもつ温度センサ 6 と、センサの出力を受け映像信号部分とオフティカルブラック部分のレベル差を補正する補正信号を作る段差信号発生回路 7 と、補正信号と CCD からの映像信号とを加算する加算手段 8 とを具備する。

【効果】 温度によって変わる映像信号部分とオフティカルブラック部分とのレベル差を補償し、サグやフィールド間フリッカーがない映像信号出力を得る。



1

## 【特許請求の範囲】

【請求項1】 CCDの温度特性に相当する特性をもつ温度センサと、前記温度センサから出力された信号を入力して段差補正信号を出力する段差信号発生回路と、CCDの出力信号に段差補正信号を加算する加算回路とを備えることを特徴とする固体撮像装置。

【請求項2】 段差補正信号が映像信号部分とオプティカルブラック部分の信号レベルの差を補償することを特徴とする固体撮像装置。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、CCD固体撮像装置に関し、特にCCD信号を間欠的に出力する固体撮像装置に関する。

【0002】

【従来の技術】従来の固体撮像装置は図4に示すように、光信号を電気信号に変換するCCD1と、CCD1が出力信号の読み出し時間を決定するタイミングパルスが発生させるタイミングパルス発生回路2と、CCD1の出力信号のリセットノイズを低減するサンプルホールド回路3と、CCD1の出力信号の暗電流を補正するオプティカルブラッククランプ回路4と、後段の映像処理回路5から構成される。

【0003】

【発明が解決しようとする課題】この従来の固体撮像装置では、CCD1において生成した電荷信号を間欠的に読み出す際、CCD1の出力信号は図3の(A)に示すように、電荷信号の存在する期間aと、電荷信号の存在しない期間bから成る信号となり、オプティカルブラック部においても暗電流による電荷が発生するため、期間aと期間bのオプティカルブラック部間にも電荷信号の差が生じる。また後段のオプティカルブラッククランプ回路4には通常フィードバッククランプ回路が用いられているが、時定数が長い為、フィールド間の段差には追従することができず、図3の(A)のような信号が入力されたとき、出力信号にサグが生じ、故にフィールド間フリッカーが生じるという問題点があった。更に特に、暗電流は温度で変化する為(8℃で2倍)その補正が困難であった。

【0004】

【課題を解決するための手段】本発明の固体撮像装置は、CCDの温度特性を補正する信号を出力する温度センサと、前記温度センサから出力された温特補正信号を入力して段差補正信号を出力する段差補正信号発生回路と、CCDの出力信号に段差補正信号を加算する加算回路とを備えている。

【0005】

【実施例】次に本発明の一実施例の図面を参照して説明する。図1は本発明の実施例の構成図である。

【0006】図1において、従来例に比べCCD1と近

2

似した温度特性を有する温度センサ6と、温度センサ5から出力された温特補正信号を入力して段差補正信号(図3(B))を発生する段差補正信号発生回路7と、CCD出力信号(図3(A))に段差補正信号を加算する加算回路8とを具備している。加算回路8からは、図3(C)の信号が出力され、期間aと期間bのオプティカルブラック部の電圧が等しくなり、後段のオプティカルブラッククランプ回路4でのサグの発生を抑止することができる。尚、図3(D)は期間aにおけるCCD出力信号を表わしている。

【0007】ここで、CCD1と近似した温度特性を有するセンサーとしてはトランジスタの $I_{cbo}$ の変化が利用できる。これを利用した具体的回路構成例を図2に示す。図でまず、CCD1と近似した温度特性を有するTR1の $I_{cbo}$ は、温度が高くなるに従い増加し、このため高温時は、反転アンプIC2の出力電圧は低下する。TGENパルスはCCD1の出力タイミングを決定するパルスである。本ブロック図では、TGENパルスが“H”の期間CCD1から映像信号が出力されるものとする。アナログスイッチIC3では、このTGENパルスにより、TGENパルスが“H”のとき、反転アンプIC2の出力信号がONされる。アナログスイッチIC3ではTGENパルスが“L”のとき、クランプ回路のクランプ電位+4.5Vが出力される。アナログスイッチIC3の出力は、VR1により任意の電圧に低減されたのちバッファIC4より段差補正信号として出力される。

【0008】段差補正信号は、R5を介してCCD出力信号に加算され、CCD出力信号にて発生していたフィールド間段差を補正する。CCD出力信号のフィールド間段差は、温度により変化するCCDの電荷が存在する、即ち映像信号を出力する期間と、電荷の存在しない映像信号のない期間との間で生じる。クランプ回路は、入力信号をクランプ電位(本ブロック図では+4.5V)にクランプして出力するが、コンデンサC1によって決定されるクランプ時定数のため、入力信号のフィールド間段差に十分追従することができずサグが発生する。このサグの発生を防ぐため、フィールド間段差を補正することが、本回路の目的である。

40 【0009】

【発明の効果】以上説明したように本発明は、CCDに近似した温度特性を有する温度センサと、段差補正信号、加算回路をオプティカルブラッククランプ回路の前段に有することにより、間欠的にCCD信号が出力されるときオプティカルブラッククランプ回路で発生していたサグを低減することができ、更に、CCDの温度特性に起因するサグ量の変化にも追従するという効果を有する。

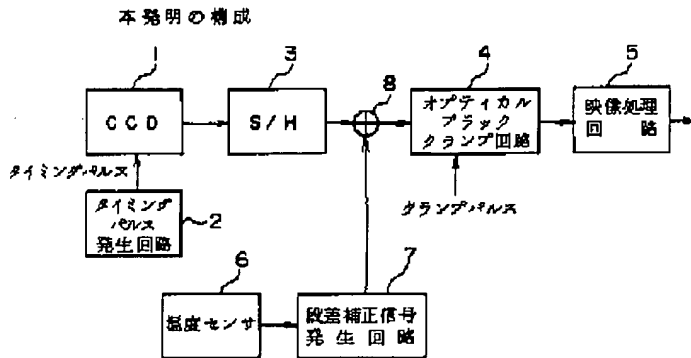
## 【図面の簡単な説明】

【図1】本発明の一実施例の構成を示すブロック図。

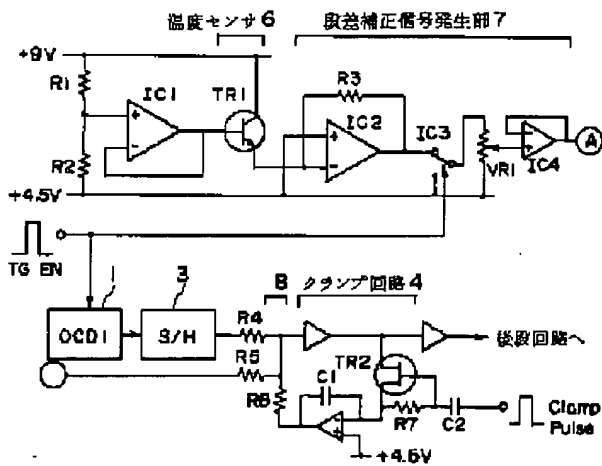
- 3
- 【図2】本発明の一実施例の具体例を示す図。  
 【図3】本発明の動作を説明するための図。  
 【図4】従来の固体撮像装置の構成を示すブロック図。  
 【符号の説明】  
 1 CCD  
 2 タイミングパルス発生回路

- 4  
 3 サンプルホールド回路  
 4 クランプ回路  
 5 映像処理回路  
 6 温度センサ  
 7 段差補正信号発生回路  
 8 加算回路

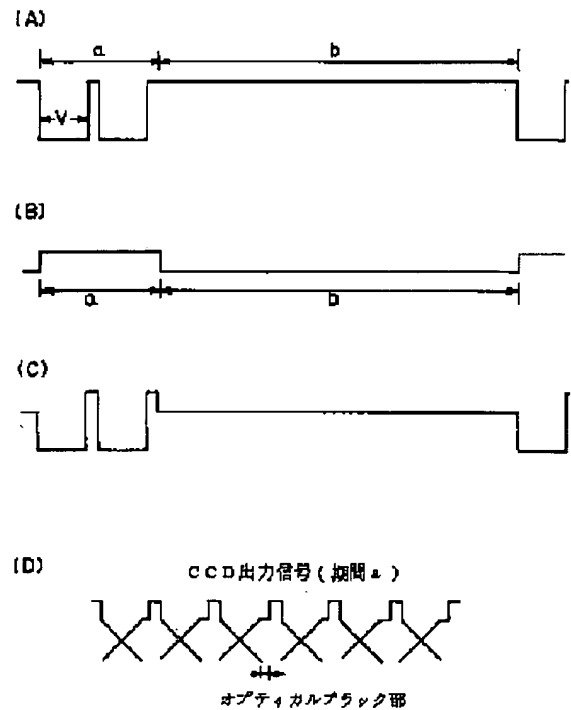
【図1】



【図2】



【図3】



【図4】

